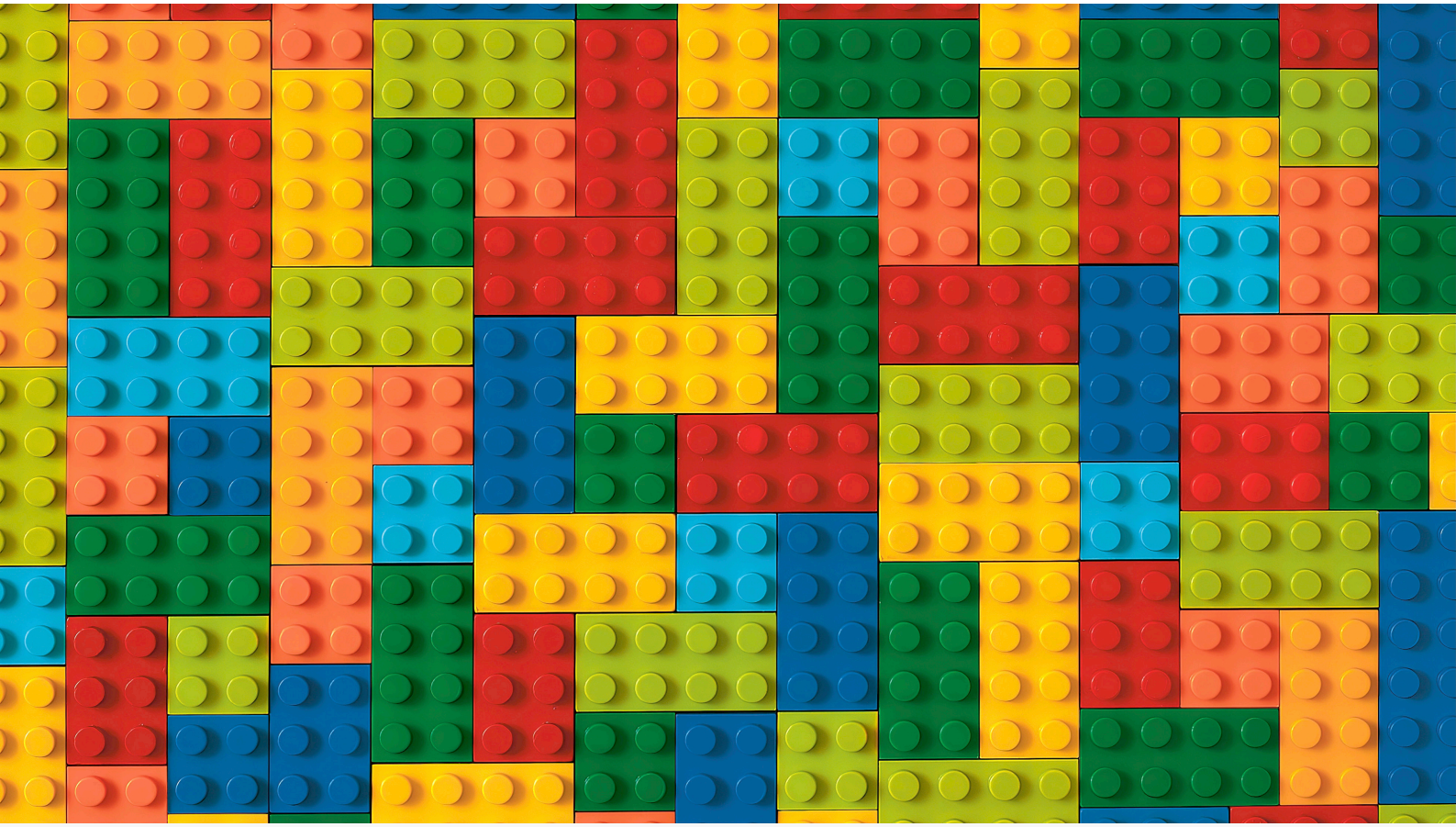


Chips à la Carte: Trendumkehr bei der Chip-Größe

Dieser Artikel gibt den Stand zum Zeitpunkt seiner Veröffentlichung wieder. Der Inhalt kann inzwischen veraltet sein.

05/07/2023 In Zukunft sollen Chips aus kleineren Einheiten aufgebaut werden. Diese „Chiplets" versprechen eine höhere Ausbeute in der Produktion und mehr Flexibilität bei der Konfiguration von Systemen. Auch die Automobilindustrie kann von dieser Entwicklung profitieren, da beim hoch automatisierten und autonomen Fahren ebenso leistungsstarke wie flexible Lösungen gefragt sind.

Die Zahl der Transistoren auf Halbleiterchips wird in den kommenden Jahrzehnten exponentiell wachsen – mit dieser Prognose aus dem Jahr 1965 wurde der spätere Intel-Mitgründer Gordon Moore bekannt. Weit weniger Beachtung fand ein Satz, der ebenfalls in seinem Beitrag für das Magazin „Electronics" steht:

„Es kann sich als wirtschaftlicher erweisen, große Systeme aus kleineren Funktionen aufzubauen, die separat verpackt und miteinander verbunden werden." Diese Idee treiben derzeit Forscher und

Halbleiterhersteller in aller Welt voran. Sie wollen die zahlreichen Funktionen in den immer komplexeren Chips auf kleinere integrierte Schaltungen (ICs, Integrated Circuits) verteilen, die im Verbund miteinander arbeiten. „Chiplets" nennen Experten solche Mini-ICs, die sich wie Bausteine zu einem Gesamtsystem verbinden lassen. Sie können jeweils Unterfunktionen eines Gesamtsystems übernehmen und zum Beispiel als zentrale Recheneinheit (CPU), Grafikprozessor (GPU), Speicher, digitale Schnittstelle zur Außenwelt oder WiFi-Sender und -empfänger dienen.

Bis vor Kurzem ging der Trend in die andere Richtung

Die Halbleiterhersteller integrierten jahrzehntelang immer mehr Funktionen auf einem einzelnen Halbleiterplättchen („Die") zu hochkomplexen Systemson-a-Chip (SoC) – das Mooresche Gesetz machte es möglich. Allerdings stoßen die Unternehmen hier inzwischen an Grenzen, denn mit den steigenden Die-Flächen wächst die Wahrscheinlichkeit von Fehlern, und damit sinkt die Ausbeute an funktionierenden Chips in der Produktion („Yield") stark. Sehr große SoCs lassen sich darum kaum noch wirtschaftlich herstellen – vor allem dann nicht, wenn dabei auch die allerneuesten Herstellungsprozesse mit immensen Investitionskosten zum Einsatz kommen, deren Yield anfangs ohnehin relativ niedrig ist.

„Darum hat man ungefähr vor etwa 15 Jahren damit begonnen, nach neuen Wegen zu suchen", berichtet Dr. Michael Schiffer, Leiter der Abteilung Wafer Level System Integration am Fraunhofer-Institut für Zuverlässigkeit und Mikrointegration (IZM) in Berlin. „Das Thema nimmt seit einigen Jahren sehr an Fahrt auf, weil es heute die erforderlichen Technologien gibt, um Chiplets miteinander zu verbinden, und weil die Halbleiterhersteller bei den Kosten für den Ausschuss mittlerweile an Grenzen stoßen." Chiplets können das Problem lösen: Verteilt man die Funktionen eines SoCs auf kleinere Einheiten, steigt die Ausbeute an funktionierenden ICs wieder an.

Chiplets haben aber noch weitere Vorteile

Wenn sich jedes von ihnen auf eine einzige Funktion spezialisiert, kann man für seine Herstellung die jeweils optimale Technologie nutzen: Für die leistungsstarken CPU- und GPU-Chiplets beispielsweise die modernsten Fertigungsprozesse mit den kleinsten Transistoren, während einfachere Chiplets für digitale Schnittstellen mit älteren – und preiswerteren – Verfahren produziert werden könnten. Das gilt auch für die eingesetzten Materialien: Silizium bietet sich für CPU- und GPU-Dies an, während Galliumarsenid, Siliziumgermanium oder Siliziumcarbid für Hochfrequenz- sowie Leistungs-Chiplets und Indiumphosphid für optoelektronische Komponenten die beste Wahl sind. „Das maximiert die Leistung der einzelnen Chiplets und verbessert deren Effizienz", sagt Schiffer.

Allerdings müssen die spezialisierten Mini-Chips zu einem Gesamtsystem verbunden werden. Dazu dient meist ein „Silizium-Interposer", auf dem die Chiplets Platz finden. Das kann entweder eine dünne Siliziumplatte sein, in die lediglich Kupferbahnen für die elektrische Verbindung der Chiplets eingelassen sind. Oder der Silizium-Interposer enthält selbst eine elektronische Schaltung, die die

Signale der Chiplets aktiv durchleitet und so die Verzögerungszeiten deutlich reduziert. „Denkbar als Material für den Interposer sind aber auch Glas für hochfrequente Anwendungen oder organische Stoffe, die aber hinsichtlich der Strukturgrößen nicht mit Silizium-Interposern mithalten können", erklärt Schiffer.

Die Chiplet-Idee kann ihre Vorteile allerdings nur dann voll ausspielen, wenn sich die Komponenten verschiedener Hersteller problemlos zu einem Gesamtsystem kombinieren lassen. Das soll künftig der Kommunikations-Standard „Universal Chiplet Interconnect Express" (UCIe) ermöglichen – ähnlich wie der „Peripheral Component Interconnect Express" (PCIe), der heute verschiedenste Peripheriegeräte wie Festplatten oder Grafikkarten mit dem Chipsatz eines Prozessors im PC verbindet. Hinter UCIe stehen Chipentwickler und IT-Unternehmen wie AMD, ARM, Intel, Google Cloud, Meta, Microsoft, Qualcomm und Samsung sowie TSMC als der weltgrößte Auftragsfertiger von Halbleitern. Als Alternative hat das Open Compute Project (OPC) den Standard „Bunch of Wires" (BoW) vorgestellt. Mitglieder von OPC sind unter anderem Betreiber von großen Datenzentren wie Google, Meta und Microsoft.

Chiplet-Standard für Fahrzeuge

„Beide Standards sind für den Austausch sehr großer Datenmengen ausgelegt", sagt Andy Heinig, Gruppenleiter Systemintegration am Fraunhofer-Institut für Integrierte Schaltungen (IIS) in Dresden. „Für Automotive-Anwendungen bräuchte man aber zusätzliche analoge Schnittstellen, etwa um ein Radar aus verschiedenen Chiplets zusammenbauen zu können."

Gemeinsam mit OEMs und Zulieferern wollen die Forscher am IIS darum einen Standard entwickeln, der für den Einsatz in Fahrzeugen maßgeschneidert ist. Dass Chiplets in Fahrzeugen künftig eine wichtige Rolle spielen werden, steht für Heinig trotz des noch fehlenden Standards fest: „Gerade für das autonome Fahren benötigt man sehr große Rechenleistungen, wobei die Anforderungen aber stark vom jeweils angestrebten Automatisierungs-Level abhängen werden. Die OEMs könnten die Elektronik durch den Einsatz von Chiplets in Zukunft optimal für ihre einzelnen Modelle beziehungsweise die unterschiedlichen Ausstattungsvarianten auslegen." Dieses skalierbare Baukastensystem passe auch bestens zum Plattformkonzept der Autohersteller.

Wie ein solches Fahrzeugsystem auf Chiplet-Basis aussehen könnte, untersucht Professor Steffen Paul, Leiter der Arbeitsgruppe Kommunikationselektronik an der Universität Bremen, gemeinsam mit industriellen und akademischen Projektpartnern. Auch er betont: „Durch Chiplets lassen sich Systemkonfigurationen flexibel an die Anforderungen in Fahrzeugen anpassen." Sein Team zeigt das am Beispiel eines 77-Gigahertz-Radars für das autonome Fahren. Der analoge Teil ist in mehrere Chiplets unterteilt, die als Oszillator sowie als Sender/Empfänger arbeiten und auf einem Silizium-Interposer untergebracht sind. Je nach der geforderten Zahl der Antennen werden zwei oder vier Sender/Empfänger-Chiplets in das System integriert.

Der digitale Teil für die Signalverarbeitung kann aus bis zu acht Chiplets bestehen – abhängig davon,

wie komplex die eingesetzten Auswertealgorithmen sind. Neben der größeren Flexibilität durch die Kombination verschiedener Rechenbausteine sieht Paul noch einen weiteren Vorteil im Chiplet-Ansatz: den besseren Schutz geistigen Eigentums. „Durch die Partitionierung der Funktionen in kleinere Einheiten können Wettbewerber viel schwerer Rückschlüsse auf die Arbeitsweise des Gesamtsystems ziehen. Zudem lassen sich kritische Funktionen wie Verschlüsselung separat auf einem Chiplet entwickeln – in einem Hochsicherheitsbereich und getrennt von der Entwicklung der restlichen Logik", erklärt der Experte.

Schlüsselfaktor für die Zukunft

„Derzeit werden Chiplets in Märkten wie Rechenzentren, mobilen Geräten, Netzwerken und Speichern eingesetzt", sagt Tom Hackenberg, Principal Analyst für Computing und Software bei der Technologieberatung Yole Intelligence. „Mit dem Aufkommen leistungsfähiger heterogener Prozessoren in Fahrerassistenzsystemen werden sie jedoch zu einem Schlüsselfaktor für künftige elektronische Systeme in Fahrzeugen. Aus diesem Grund unterstützen viele Automobilchip-Hersteller die Chiplet-Normung." Gordon Moore könnte also ein weiteres Mal mit einer Prognose ins Schwarze getroffen haben.

Info

Text erstmals erschienen im Porsche Engineering Magazin, Ausgabe 1/2023.

Text: Christian Buck

Illustrationen: Oriana Fenwick

Copyright: Alle in diesem Artikel veröffentlichten Bilder, Videos und Audio-Dateien unterliegen dem Copyright. Eine Reproduktion oder Wiedergabe des Ganzen oder von Teilen ist ohne die schriftliche Genehmigung der Dr. Ing. h.c. F. Porsche AG nicht gestattet. Bitte kontaktieren Sie newsroom@porsche.com für weitere Informationen.

MEDIA ENQUIRIES



Frederic Damköhler

Senior Manager Corporate Communications Porsche Engineering
+49 (0) 711 / 911 16361
frederic.damkoehler@porsche.de

Linksammlung

Link zu diesem Artikel
https://newsroom.porsche.com/de/2023/innovation/porsche-engineering-chips-a-la-carte-30802.html

Media Package
https://pmdb.porsche.de/newsroomzips/47eef45c-75c0-488d-89cb-e3137afaecce.zip

Dr. Ing. h.c. F. Porsche Aktiengesellschaft
Porscheplatz 1
70435 Stuttgart